

Arquitectura De Hardware De Un Filtro Adaptativo Para Un Sistema De Reducción De Ruido

Ing. Juan Sergio Ruiz Iñiguez

JUNIOR Carrera de Ingeniería de Sistemas, Escuela Militar de Ingeniería

La Paz, Bolivia

jrui@est.emi.edu.bo



Hardware Architecture Of An Adaptive Filter For A Noise Reduction System

Resumen— En la actualidad, el procesamiento digital de señales es utilizado en diferentes ámbitos, por lo cual estos sistemas deben ser desarrollados y mejorados constantemente, entre ellos los sistemas de reducción de ruido perjudicial para el usuario. La mayoría de estos sistemas utilizan microcontroladores como unidad central de procesamiento, lo cual cuando se refiere al rendimiento de estos sistemas determinado por el tiempo de procesamiento, este rendimiento es inversamente proporcional a la complejidad del sistema, es decir, que mientras más complejo el procesamiento de la señal, menor es el rendimiento del tiempo de procesamiento ya que este tiempo incrementa por el carácter secuencial en su procesamiento.

El presente proyecto tiene como finalidad demostrar que el tiempo de procesamiento de este tipo de sistemas puede ser mejorado gracias a nuevas herramientas electrónicas emergentes, específicamente hablando de las FPGA's, ya que estos dispositivos tienen la principal cualidad de tener un procesamiento paralelo, lo cual permite delegar diversas funciones al sistema al mismo tiempo, reduciendo considerablemente el tiempo de procesamiento de un sistema de procesamiento digital de señales.

Una vez concluido el presente proyecto se pudo determinar que las tarjetas que tienen como unidad de procesamiento una tarjeta FPGA mejora el tiempo de procesamiento de manera considerable incrementando así el rendimiento de estos sistemas de reducción de ruido.

Palabras Claves— FPGA, filtro, procesamiento, ruido, tiempo.

Abstract— Currently, digital signal processing is used in different areas, for which these systems must be constantly developed and improved, including systems for reducing noise harmful to the user. Most of these systems use microcontrollers as the central processing unit, which when referring to the performance of these systems determined by the processing time, this performance is inversely proportional to the complexity of the system, that is, the more complex the processing of the signal, the lower the performance of the processing time since this time increases due to the sequential character in its processing.

The purpose of this project is to demonstrate that the processing time of this type of system can be improved thanks to new emerging electronic tools, specifically speaking of FPGA's, since these devices have the main quality of having parallel processing, which allows delegate multiple functions to the system at the same time, dramatically reducing the processing time of a digital signal processing system.

Once the present project was concluded, it was determined that the cards that have an FPGA card as a processing unit improve the processing time considerably, thus increasing the performance of these noise reduction systems.

Keywords— FPGA, Filter, processing, noise, time

1. INTRODUCCIÓN

El ruido se puede definir como una sensación auditiva inarticulada, generalmente desagradable o un sonido no deseado, en la actualidad se encuentra entre los contaminantes más invasivos. El ruido del tránsito, de aviones, de camiones de recolección de residuos, de equipos y maquinarias de la construcción, de los procesos industriales de fabricación, de cortadoras de césped, de equipos de sonido fijos o montados en automóviles, por mencionar sólo unos pocos, se encuentran entre los sonidos no deseados que se emiten a la atmósfera en forma rutinaria. (FCEIA, 2003)

El problema con el ruido no es únicamente que sea no deseado, sino también que afecta negativamente la salud y el bienestar humanos. Algunos de los inconvenientes producidos por el ruido son la pérdida auditiva, el estrés, la alta presión sanguínea, la pérdida de sueño, la distracción y la pérdida de productividad, así como una reducción general de la calidad de vida y la tranquilidad. (FCEIA, 2003)

Según la OMS (Organización Mundial de la Salud) en la actualidad, aproximadamente 360 millones de personas en todo el mundo sufren pérdida moderada o grave de la audición por diversas causas, como el ruido, enfermedades genéticas, complicaciones al nacer, determinadas enfermedades infecciosas, infecciones crónicas del oído, el uso de determinados medicamentos y el envejecimiento.

La OMS recomienda que el nivel más alto permisible de exposición al ruido en el lugar de trabajo sea de 85 dB durante un máximo de 8 horas al día. Muchos clientes de clubes nocturnos, bares y eventos deportivos están con frecuencia expuestos a niveles incluso más altos de ruido, y por lo tanto deberían reducir considerablemente la duración de la exposición. Por ejemplo, la exposición a niveles de ruido de 100 dB, que es la normal en esos lugares, es segura durante un máximo de 15 minutos.

En base al proyecto de grado de Nicolas Ugrinovic, egresado de la Escuela Militar de Ingeniería, se puede afirmar que en la actualidad, ya se han desarrollado soluciones adecuadas para estos problemas mediante filtros adaptativos con diferentes microcontroladores, en su mayoría funcionan de manera adecuada pero con ciertas desventajas, por ejemplo, el procesamiento de un microcontrolador es de manera secuencial, lo cual genera cierta latencia en el sistema a realizar, en cambio, un FPGA puede tener la capacidad de procesar sistemas en paralelo por lo tanto el sistema en el cual se aplica esta tarjeta tendrá un procesamiento más rápido a comparación con un microcontrolador.

El hardware libre toma las ideas en lo referente a las cuatro libertades: libertad de uso, de estudio y modificación, de distribución, y de redistribución de las versiones modificadas. Su objetivo es crear diseños de dispositivos de forma abierta, de manera que todas las personas puedan acceder, como mínimo, a los planos de construcción de los dispositivos. (EcuRed, 2016)

II. MATERIALES Y MÉTODOS

Análisis De Características De Filtros Adaptativos En Base A Microcontroladores

- Obtención de características de filtros adaptativos en base a microcontroladores

Se analiza un proyecto que utiliza un microcontrolador para el desarrollo de filtros adaptativos para la reducción de ruido el proyecto Módulo de reducción de ruido para un sistema de intercomunicación en un ambiente cerrado caso: vehículos blindados del ejército boliviano el cual es un trabajo de grado perteneciente a la Escuela Militar

de Ingeniería, elaborado por el ingeniero en sistemas electrónicos Nicolas Ugrinovic.

El presente trabajo de grado se concentra en el proyecto realizado por Nicolas Ugrinovic, ya que se tiene acceso completo al documento del proyecto ubicado en la biblioteca de la Escuela Militar de Ingeniería. Las características de los filtros adaptativos serán analizadas de acuerdo con el tiempo de procesamiento y los parámetros de funcionamiento de este. Con respecto al tiempo de procesamiento se buscará la considerable disminución de este, en cambio se utilizarán los mismos parámetros de funcionamiento del filtro adaptativo con motivo de comparación.

- Resultados del análisis

Los resultados obtenidos en el análisis de parámetros que serán utilizados en el presente trabajo de grado se resumen en la Tabla 1.

TABLA 1
RESULTADOS DEL ANÁLISIS

PARÁMETRO	VALOR	OBSERVACIÓN
Tiempo de procesamiento	5.94 μ s	El tiempo de procesamiento es bastante alto debido a que el lenguaje en ensamblador requiere de instrucciones que tienen diferentes ciclos máquina que dependen del oscilador con el que se esté trabajando, mientras mayor sea la complejidad del sistema, mayor el número de instrucciones y mayor el tiempo de procesamiento. Este parámetro debe ser mejorado mediante la implementación del filtro adaptativo en un FPGA
Tipo de algoritmo adaptativo	LMS	Algoritmo adaptativo utilizado para la determinación de coeficientes del filtro adaptativo. Este parámetro es el mismo que en el trabajo de grado base con motivos comparativos.
Orden del filtro (L)	100	Número de coeficientes del filtro adaptativo. Este parámetro es el mismo que en el trabajo de grado base con motivos comparativos.
Coefficiente de convergencia (μ)	0.022	Velocidad a la que los coeficientes del filtro adaptativo cambian y a la que recibe datos de la señal de entrada. Este parámetro es el mismo que en el trabajo de grado base con motivos comparativos.

Diseño De La Arquitectura Del Filtro Adaptativo

Para iniciar con el diseño de la arquitectura del filtro adaptativo es necesario empezar con esquema global del filtro adaptativo, es decir una representación general, el cual se muestra en la Figura 1.



Figura 1. Esquema global del filtro adaptativo

En la Figura 1 se tiene una señal de entrada, esta señal representa al sonido que capta el micrófono incluyendo el ruido que se busca atenuar seguido por una señal deseada que va a permitir al algoritmo buscar coeficientes que se aproximen a esa señal. En las salidas se tiene la señal de salida que es la señal ya filtrada y el error, este tiene una retroalimentación interna y está directamente relacionado con la señal de entrada.

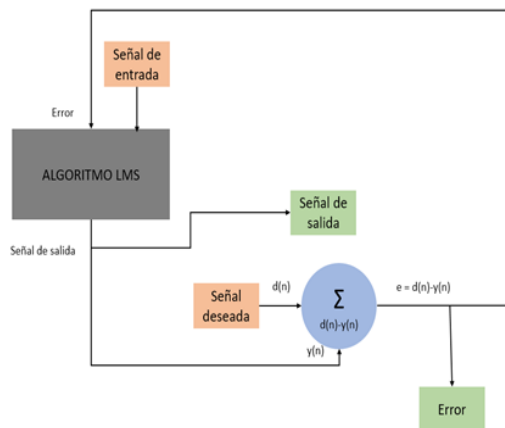


Figura 2. Descripción detallada del filtro adaptativo

La Figura 2 representa la relación que tienen las entradas y las salidas con el filtro adaptativo y este esquema explica de mejor manera como se obtiene la señal de error, que es un comparador de ambas señales y el mismo tiene retroalimentación con el algoritmo del filtro adaptativo.

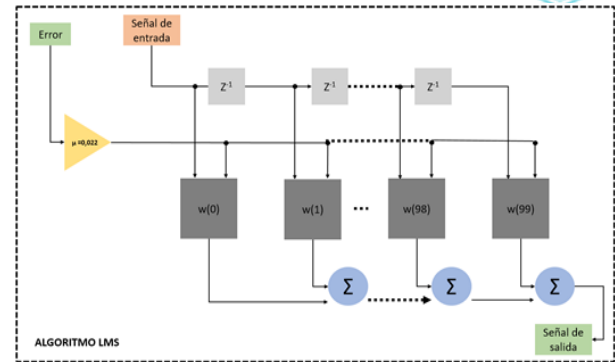


Figura 3. Descripción del bloque del algoritmo LMS

En la figura se muestra que el error está relacionado al escalón μ o también denominado factor de convergencia, es el que determina la velocidad de convergencia del filtro y ya se determinó que $\mu = 0.022$ se le asigna ese valor. También el orden del filtro está representado mediante los coeficientes $w(n)$, el orden del algoritmo ya determinado es de $L = 100$, entonces se tiene que $w(n): 0 \leq n \leq 99$.

Configuración De La Tarjeta Fpga

Para la configuración de la tarjeta FPGA primero se debe realizar la simulación del filtro adaptativo mediante el algoritmo LMS, luego la elección de la placa FPGA a ser utilizada y finalmente la configuración de esta.

- Simulación filtro adaptativo

Para iniciar con la configuración de la tarjeta FPGA es necesario simular el filtro adaptativo para comprobar su correcto funcionamiento.

Simulink contiene un bloque específico para el algoritmo LMS, al cual se le debe configurar los parámetros de longitud de filtro y el coeficiente de convergencia. En la figura 4 se observa el esquema de simulación del filtrado.

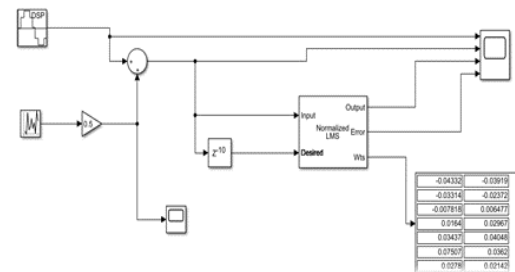


Figura 4. Simulación filtro adaptativo LMS

En la figura se observa como entrada una señal senoidal ya muestreada y por motivos de simulación se le suma una señal de ruido con una ganancia de 0.5, ingresan al bloque del filtro y como señal deseada se tiene la misma señal con cierto retardo

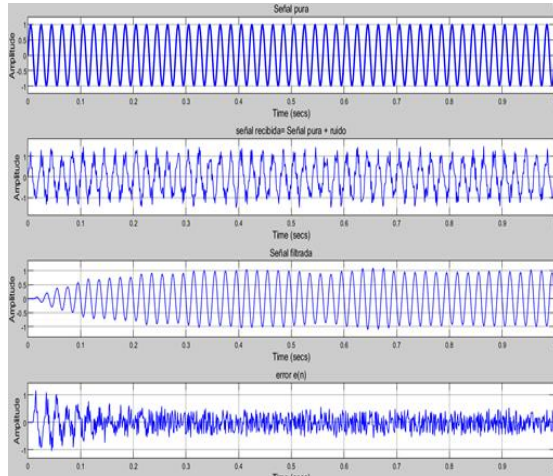


Figura 5. Simulación filtro adaptativo LMS

En la figura se observan las señales resultantes de la simulación, en la primera parte se tiene la señal senoidal pura sin ningún tipo de alteración, la segunda es la señal recibida por el filtro que tiene alteraciones considerables por el ruido sumado a la señal pura, a continuación se tiene la salida del filtro el cual se asemeja considerablemente a la señal pura de entrada, en los primeros mili segundos del filtrado se tiene una señal no muy similar a la pura ya que los coeficientes recién están adaptándose de acuerdo al algoritmo LMS y finalmente se tiene la señal de error que al iniciar es amplia pero a medida que se tienen los coeficientes correctos se atenúa la señal de error. Hay que considerar que todas estas señales resultantes se realizaron en un tiempo de 1 segundo.

Se observa que los parámetros previamente determinados funcionan de manera adecuada y cumplen con el propósito planteado en el presente proyecto de grado. La sintetización del filtro adaptativo en la tarjeta FPGA tiene el mismo funcionamiento lógico, ya que Simulink tiene un bloque de filtro adaptativo LMS, por lo tanto, está representando el funcionamiento del filtro matemáticamente.

-Selección tarjeta FPGA

Para elegir una tarjeta FPGA adecuada para el presente proyecto de grado se compararán algunos parámetros los cuales tienen relación con la forma de configuración de estas. Se comparan dos placas de desarrollo basadas en un FPGA la Alhambra II y la Spartan 3A. En la Tabla 2 se observa la comparación de ambas.

TABLA 2
COMPARACIÓN TARJETAS FPGA

PARÁMETRO	ALHAMBRA II	XILINX UG334 SPARTAN-3A/3AN
PROVEEDOR	Alhambra bits	Xilinx
CONFIGURACIÓN	Compatible con IceStudio y Verilog	Compatible con Vivado, Verilog, VHDL
FPGA	iCE40HX4K-TQ144 Lattice	XC3S50A-4VQG100C XILINX
LICENCIA	No	Si
CANTIDAD DE CELDAS/ELEMENTOS DE LÓGICA	3520	1584
Nº DE ENTRADAS/SALIDAS	107	68
VOLTAJE DE LA FUENTE	1.14V ~ 1.26V	1.14V ~ 1.26V
OSCILADOR	12 MHz	50 MHz
ENTRADAS ANALÓGICAS	4	6
TEMPERATURA DE FUNCIONAMIENTO	-40°C ~ 100°C	0°C ~ 85°C

De acuerdo con la Tabla 2, se escoge la placa Alhambra II ya que esta placa tiene hardware libre lo que quiere decir que su acceso es libre, si bien tiene un costo en su compra, no requiere una licencia para ser utilizada y eso beneficia de manera importante al desarrollo del presente proyecto de grado.

-Características de la tarjeta Alhambra II

A continuación, se explicarán las características de la tarjeta Alhambra II de importancia para el presente proyecto grado:

- FPGA tarjeta de desarrollo (iCE40HX4K-TQ144 de Lattice)
- Hardware abierto, esto quiere decir que el diseño se hace públicamente disponible para

que cualquiera pueda estudiarlo, modificarlo y distribuirlo, además de poder producir y vender hardware basado en ese diseño.

- Compatible con el IceStorm toolchain que es de fuente abierta y con IceStudio, ambas herramientas permiten la configuración de la tarjeta FPGA por medio de lenguaje de descripción de hardware.
- Mismos pines que un Arduino Uno, de gran ventaja ya que se pueden utilizar diferentes módulos utilizados por Arduino.
- Reutilizable con la mayoría de los shields disponibles.
- Oscilador 12 MHZ, tiene este oscilador incorporado que proporciona una señal de reloj para el funcionamiento de la tarjeta FPGA y su memoria.

-Configuración tarjeta FPGA

Según la metodología de diseño del presente trabajo de grado, se tienen 3 pasos que se deben seguir para poder configurar la tarjeta FPGA son: crear el archivo de ecuaciones, generar el archivo de fusibles (conexiones) y finalmente configurar el chip.

En ese entendido, para empezar la configuración de la FPGA es necesario encontrar un entorno el cual nos permita compilar códigos en lenguaje de descripción de hardware HDL (Hardware Description Language), en específico en Verilog, que es el lenguaje descriptivo que se utilizará para configurar la tarjeta FPGA.

Existen dos programas o entornos que son necesarios para la configuración de la tarjeta FPGA que se está utilizando los cuales son el entorno Apio que es una caja de herramientas multiplataforma, con paquetes estáticos prediseñados, herramientas de configuración de proyectos y una interfaz de comandos sencilla para verificar, sintetizar, simular y cargar diseños de Verilog. Atom, que es un editor de código de fuente abierta para macOS, Linux, y Windows, desarrollado por GitHub, el IDE consta de una aplicación de escritorio construida utilizando tecnologías web.

La mayor parte de los paquetes tienen licencias de software libre y es construido y mantenido por su comunidad, esto quiere decir que no requiere una licencia para ser utilizado.

Para empezar, se debe instalar APIO desde el símbolo del sistema de nuestro sistema operativo, para ello se

deben escribir y ejecutar los comandos necesarios, una vez instalado Apio se instala Atom, este programa tiene un instalador que puede ser descargado de su página oficial, una vez instalado el IDE de Atom se instalan los componentes de Apio en el IDE de Atom.

Sintetización De Circuitos De Preprocesamiento Y Posprocesamiento

Para la parte de preprocesamiento y posprocesamiento se requieren circuitos electrónicos los cuales permitan mejorar las señales tanto de entrada y de salida de la sección de procesamiento, en ese entendido se van a diseñar diferentes circuitos amplificadores para ambas secciones del proyecto.

- Diseño del circuito electrónico de preprocesamiento Micrófono

Para la recepción de la señal de audio a ser filtrada se debe tener un micrófono el cual debe cumplir con las siguientes características principales:

- Tamaño del micrófono: El micrófono debe tener dimensiones reducidas con el fin de tener un dispositivo compacto.
- Saturación: El micrófono no debe saturarse cuando este expuesto a niveles de ruido altos, el nivel de saturación del micrófono debe ser de 120 dB.
- Alimentación requerida: No debe requerir altos voltajes para poder ser alimentado por la misma tarjeta utilizada.
- Respuesta en frecuencia para frecuencias bajas: Debe tener preferiblemente una respuesta plana para frecuencias menores e iguales a 4 kHz.
- Sensibilidad: La sensibilidad del micrófono no debe ser alta ya que se busca la transmisión de la voz humana y si es sensible podría alterar esta transmisión.

Para lo antes establecido se van a comparar dos tipos de micrófonos que son más utilizados para este tipo de dispositivos, las ventajas y desventajas de ambos tipos de micrófonos se observan en la tabla 3.

TABLA III
VENTAJAS Y DESVENTAJAS DE MICRÓFONOS
ELECTRET Y DE CONDENSADOR

TIPO DE MICRÓFONO	VENTAJAS	DESVENTAJAS
Electret	Precio accesible y amplia disponibilidad en el mercado. Buena respuesta en frecuencia en todo el rango audible (casi plana en algunos modelos). Está preamplificador internamente luego entrega una señal bastante alta. Es resistente. Se alimenta con una tensión de entre 2 y 12V, fácilmente disponible.	El preamplificador interior se satura cuando recibe una presión sonora alta. Baja respuesta en tonos altos.
De condensador	Respuesta plana. Alta sensibilidad. Buena SNR, con presiones elevadas se satura. Poco sensible a vibraciones.	Necesita alimentación externa. Necesita un preamplificador para adaptar su alta impedancia interna. Sensible a la humedad.

TABLA IV
CARACTERÍSTICAS TÉCNICAS DE
MICRÓFONOS ELECTRET Y DE CONDENSADOR

Características	Electret	Condensador
Respuesta en frecuencia [Hz]	10 a 30000	40 a 18000
Sensibilidad [dBV/Pa]	-44	-40
Impedancia de salida [Ohms]	2200	350
Máximo SPL de entrada a 1 kHz [dB]	110	142

Por lo expuesto anteriormente se vio adecuado utilizar un micrófono Electret para el desarrollo del presente proyecto de grado, el cual cumple con la mayoría de los requerimientos dados al inicio de esta sección.

Se utilizará un módulo con micrófono Electret KY-037, ya que tiene un amplificador incluido y tiene un regulador de sensibilidad del micrófono lo cual ayuda con el desarrollo del proyecto de grado.

-Filtro anti-aliasing

Se expuso la importancia de un filtro anti-aliasing en proyectos de procesamiento de señales de audio, en ese entendido y por lo presentado se va a desarrollar el diseño del filtro anti – aliasing en base al circuito de Sallen – Key, el cual previene el efecto de aliasing.

Para el diseño del filtro anti – aliasing se deben cumplir con las siguientes características:

- Buena respuesta en frecuencia sin importar la respuesta en el dominio del tiempo, dado que se trabaja con señales de voz.
- Factor de roll-off alto o en su defecto banda de transición pequeña, a pesar de tener rizado menor o igual a 1dB.
- Menor complejidad posible del circuito.

Se puede llegar a una atenuación de 1000 veces o 60 dB mediante un filtro Chebyshev de orden sexto a una frecuencia de 2.26 veces la frecuencia de corte.

Para empezar con el diseño se sabe que la frecuencia de corte que es esperada de este filtro es de 4kHz, que es la frecuencia máxima de la señal de voz de un humano En este sentido la frecuencia de muestreo f_s necesaria es de 18080 Hz y se obtuvo de la siguiente manera:

$$f_s/2=2.26*4000=9040 \text{ Hz}$$

$$f_s=2*9040=18080 \text{ Hz}$$

Para el diseño del filtro se utilizó el programa FilterPro, el cual permite ingresar mediante software las características que debe tener el filtro. Debe tener una frecuencia de corte de 4kHz, ganancia de 1 (0dB) u el rizo permitido es de 0.5dB. Con el programa se obtuvieron los valores de resistencias y capacitancias del circuito electrónico del filtro anti – aliasing.

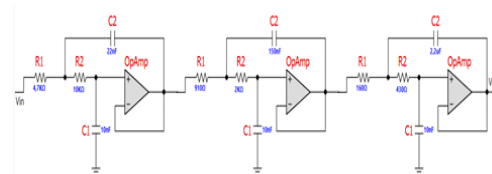


Figura 6. Circuito filtro anti-aliasing

-ADC

Para esta parte del circuito de preprocesamiento se utilizará el ADC incorporado en la tarjeta Alhambra II el cual es el ADC AD57924, este ADC se encuentra en la placa y solo debe ser configurado mediante IceStudio como se muestra en la figura 7.

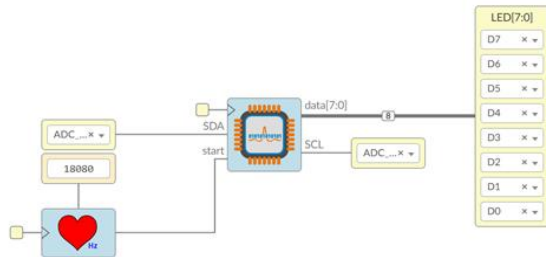


Figura 7. Configuración ADC

Diseño del circuito electrónico de posprocesamiento

Para esta etapa se tiene como entrada la señal digital filtrada, entonces debe pasar por un DAC que es un conversor digital a analógico, para ello se decidió utilizar un DAC Ladder o escalera, el cual mediante una configuración de resistencias puede convertir una señal digital a analógica.

En la figura 8 se muestra la parte de la configuración de resistencias para el DAC.

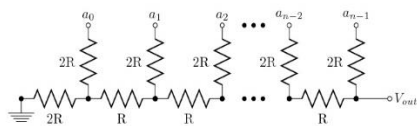


Figura 8. Resistencias DAC

En dicha figura se observa solo un valor de resistencia R que en este caso utilizaremos de $10k\Omega$ entonces las resistencias $2R$ serán de $20k\Omega$.

Una vez con esta configuración se debe tener la parte de amplificación y filtrado de reconstrucción del sistema, para eso se utilizará el circuito de la figura 9.

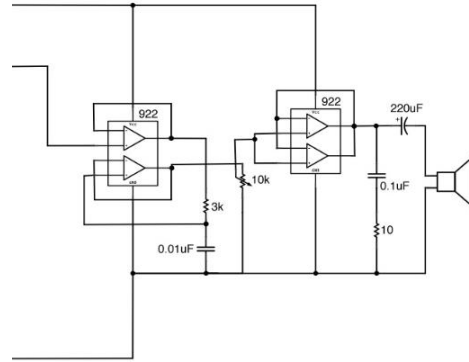


Figura 9. Amplificación y filtrado de reconstrucción

Finalmente se conectan todas las partes entre sí para tener la parte de posprocesamiento, en este caso en particular a la salida del DAC no se conectará un parlante, en cambio se conecta un Jack hembra para poder así conectar auriculares.

Esta parte de posprocesamiento no se diseñó ya que este diseño es universal para la mayoría de los sistemas de audio similares.

III. RESULTADOS

Para las pruebas de funcionamiento del sistema con diferentes niveles de ruido se utilizó un generador de ruido “Noise Generator” que es para dispositivos Android, esta aplicación sirve para simular diferentes tipos de ruidos de diferentes frecuencias y a diferentes niveles de ruido. En las figuras 10 y 11 se observan capturas de pantalla de este simulador de ruido.

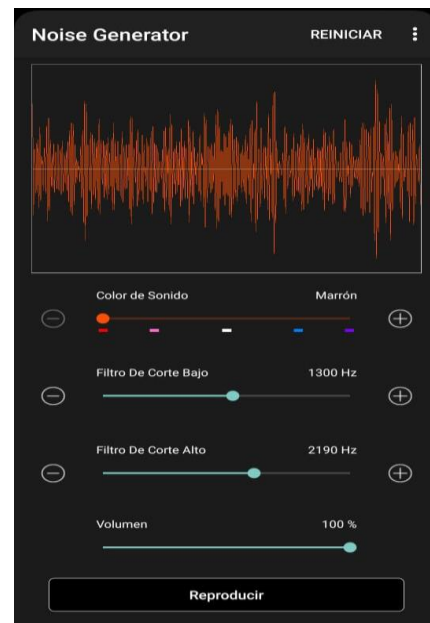


Figura 10. Noise generator simulador

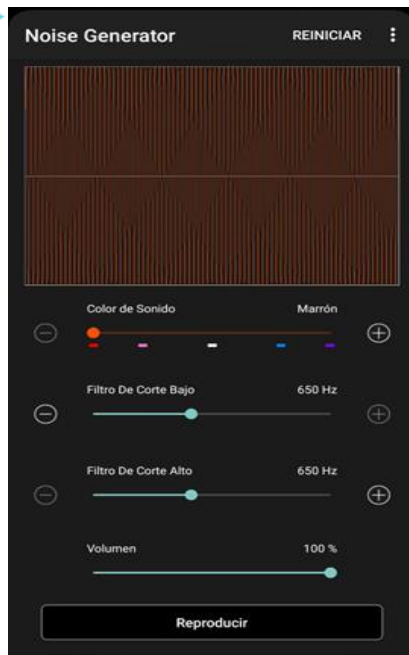


Figura 11. Noise generator simulador

Con esta aplicación se pone a prueba el dispositivo y se puede escuchar la voz de una la persona que está hablando a pesar del ruido generado.

Con respecto al tiempo de procesamiento que es la variable que se quiere mejorar con respecto a un sistema basado en microcontroladores, mediante una instrucción en la que cada vez que el filtro cambie de coeficientes se genere un valor high lógico, se puede observar con un osciloscopio el periodo de esa señal para determinar el tiempo de procesamiento, en la Figura 12 se observa que el tiempo de procesamiento de la arquitectura de filtro adaptativo implementada en una tarjeta FPGA es de $2.17\mu s$, lo cual es menos de la mitad del tiempo de procesamiento de un microprocesador.

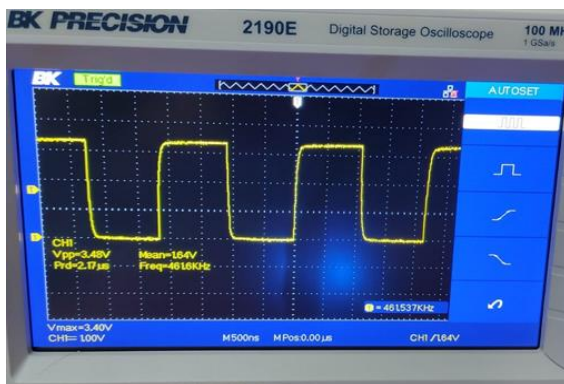


Figura 12. Tiempo de procesamiento del prototipo

IV. CONCLUSIONES

Luego de haber culminado el presente trabajo de grado se tienen las siguientes conclusiones:

- Se realizó un análisis en forma de investigación acerca de las características de filtros adaptativos que tienen como unidad de procesamiento un microprocesador, donde se evidenció que tienen un tiempo de procesamiento elevado el cual es característico de los sistemas basados en estos dispositivos por el lenguaje de programación que utilizan que es un lenguaje descriptivo de software, este lenguaje es caracterizado por el uso de instrucciones lo cual genera latencia en el sistema de varios microsegundos. En el caso del Módulo de reducción de ruido para un sistema de intercomunicación en un ambiente cerrado caso: vehículos blindados del ejército boliviano, que es utilizado como referencia para el presente proyecto de grado, se determina que la parte de procesamiento tarda 5.94 microsegundos en cumplir un ciclo de funcionamiento. Para poder comparar el sistema de referencia y el sistema desarrollado en el presente proyecto de grado se tuvo que utilizar los parámetros de funcionamiento del filtro adaptativo del proyecto de referencia, longitud del filtro el cuál es de 100 coeficientes y el coeficiente de convergencia del filtro que tiene un valor de 0.022, los cuales permitieron establecer las diferencias en la variable identificada el cual es el tiempo de procesamiento.
- Ya con los parámetros obtenidos la arquitectura de hardware fue diseñada en base a un filtro FIR, este tipo de filtro permite tener una respuesta finita al impulso, lo cual tiene mayor estabilidad al momento de aproximarse al valor deseado, luego se estableció que el algoritmo que establezca los valores de los coeficientes sería el LMS. Con estas características del filtro adaptativo el sistema diseñado se asegura que el procesamiento tenga un equilibrio entre rapidez de la ejecución y recursos de hardware, lo cual beneficia al procesamiento digital de la señal y hablando específicamente de la arquitectura del filtro adaptativo en una tarjeta FPGA, esta permite delegar diferentes funciones del filtro al mismo tiempo lo que es denominado procesamiento en paralelo, no así como un microprocesador que funciona de manera secuencial, este procesamiento en paralelo acelera el funcionamiento del filtro y a la vez reduce los ruidos que son perjudiciales, ya sea para la comunicación o para la salud auditiva del usuario.

- Para la sintetización del filtro adaptativo en una tarjeta FPGA se eligió a la placa de desarrollo Alhambra II, elaborada y distribuida por Alhambra bits. Esta placa fue elegida por diferentes características, principalmente por el tamaño, número de celdas lógicas y principalmente porque es un hardware de carácter libre, lo cual permite configurarlo de diferentes maneras y como sea requerido sin tener que utilizar herramientas o programas de paga que actualmente son demasiado costosos para este tipo de proyectos, para este caso en específico funciona de manera satisfactoria ya que si bien cumple con los requerimientos mínimos para el presente trabajo de grado, aún es una tecnología en desarrollo, esto quiere decir que aún no se han desarrollado placas FPGA con características exclusivas para el procesamiento digital de señales que sean de acceso libre. Una vez elegida la tarjeta FPGA se utilizaron el entorno APIO y el programa Atom, los cuales permiten configurar la placa, los cuales funcionaron de manera correcta y son accesibles para ser utilizadas, al ser herramientas de acceso libre son de gran beneficio para proyectos como el presentado en el presente trabajo de grado.
- Para la etapa de preprocesamiento se necesita obtener la señal analógica de audio y una vez obtenida dicha señal transmitirla sin perder información, en base al análisis realizado en el presente trabajo de grado se elige el micrófono Electret como la mejor opción para la recuperación de la señal a ser procesada, tomando en cuenta factores como ser el tamaño, accesibilidad y saturación, entre estos micrófonos se considera adecuado utilizar un módulo de audio en el cual el componente principal es un micrófono Electret, este módulo tiene como ventaja que tiene incorporado un amplificador el cual permite obtener una señal con mayor amplitud para trabajar con ella, a la vez incluye un variador de sensibilidad del micrófono, que permite reducir el rango de sonidos que pueden ser tratados, este módulo trabaja de buena manera y permite reducir los recursos de hardware, es decir, componentes utilizados y poder tener mayor control de la señal de entrada al sistema. Luego para un mejor tratamiento de la señal, es necesario evitar el efecto aliasing, que cuando el micrófono entra en un estado de saturación, este efecto distorsiona la señal adquirida haciendo el procesamiento algo conflictivo, para ello se implementa un filtro anti-aliasing el cual mediante una comprobación con los auriculares mejora de gran manera la señal adquirida por el micrófono Electret, teniendo así una señal adecuada para ser procesada por la

arquitectura de hardware diseñada mediante el convertor analógico – digital incluida en la placa Alhambra II la cual mediante el programa IceStudio permite transformar la señal analógica a una señal muestreada de 8 bits, que es el valor máximo de conversión que tiene este programa.

- Para la etapa de posprocesamiento se requiere tener un circuito el cual pueda recuperar la señal muestreada y procesada digitalmente por la tarjeta FPGA, para ello se utiliza inicialmente un convertor digital a analógico de tipo escalera R2R de 8 bits, ya que la placa Alhambra II no cuenta con un convertor analógico a digital de mayor tamaño y tampoco cuenta con el protocolo de conexión que utilizan la mayoría de los convertidores utilizados para tratamiento de señales de audio, sin embargo esto permite tener un sistema de posprocesamiento simple y útil. Este convertor funciona de manera adecuada, pero tiene la desventaja de tener una señal de salida con alta impedancia, es decir que no tiene una corriente lo suficientemente alta para poder transmitir la señal sin riesgo de distorsionar la señal, en ese entendido se implementa un buffer el cual permite tener la misma señal entregada por el convertor digital – analógico con menor impedancia, esto permite tener una señal de mayor intensidad y con mayor calidad, lo que permite recuperar la señal filtrada de manera óptima.
- Se prueba el dispositivo con una aplicación que simula ruido en diferentes frecuencias, en donde se puede demostrar de forma cualitativa que el filtro es capaz de reducir el ruido no deseado captado por el circuito de preprocesamiento, cumpliendo así con uno de los objetivos planteados para el presente trabajo de grado. Por otra parte se utilizó un osciloscopio para poder ver de manera gráfica la frecuencia a la que los coeficientes del filtro cambian, en otras palabras, el tiempo de procesamiento del filtro adaptativo, el cual es la variable principal a mejorar, mediante estas pruebas se determina que el tiempo de procesamiento de la arquitectura de hardware diseñada del filtro adaptativo tiene como tiempo de procesamiento 2.17 microsegundos, lo cual es menos de la mitad del tiempo de procesamiento efectuado por un microprocesador, comprobando así la hipótesis que se tenía al iniciar este trabajo de grado.
- Finalmente se puede afirmar que la arquitectura de hardware de filtro adaptativo para un sistema de reducción de ruido utilizando una tarjeta FPGA de acceso libre logra reducir el ruido no deseado, pero

principalmente se comprueba que el procesamiento digital de señales puede incrementar en velocidad con apoyo de un sistema basado en FPGA's, ya que el procesamiento utilizado en estas tarjetas es de forma paralela permitiendo configurar un sistema de tal forma que diferentes acciones puedan ocurrir al mismo tiempo sin necesidad de interrupciones u otro tipo de desventajas que tiene el procesamiento secuencial. Sin embargo, las tarjetas FPGA están aún en desarrollo y no son muy utilizadas frecuentemente en diferentes áreas, provocando que exista limitada información y que no existan muchos sistemas desarrollados en este tipo de tecnología, además que la mayoría de las tarjetas FPGA son de carácter privativo, lo cual dificulta aún más el desarrollo de proyectos basados en FPGA's. Por lo tanto, existen algunas deficiencias en la placa Alhambra II, la principal es que no es exclusiva para el tratamiento de señales como ser los dsPIC, que ya tienen incluidas diferentes herramientas para facilitar el procesamiento digital de señales, como ser el protocolo I2S, el cual es un protocolo exclusivo para la transmisión de audio, la Alhambra II, al ser una placa recientemente creada no cuenta con tal facilidad lo cual dificulta la captación y transmisión de la señal a ser tratada. Sin embargo, al momento de desarrollar el presente trabajo de grado se comprueba que con una herramienta basada en una FPGA se pueden realizar este tipo de proyectos de manera funcional.

AGRADECIMIENTOS

Agradecimientos al Msc. Ing. German Pereira Muñoz, Cnl. Juan Franco Vaca, Ing Arturo Marin, Ing. Pamela Valenzuela, por la colaboración en la realización del presente trabajo.

Referencias

- [1] Ugrinovic, N. (2014). Módulo de reducción de ruido para un sistema de intercomunicación en un ambiente cerrado caso: vehículos blindados del ejército boliviano. Escuela Militar de Ingeniería.
- [2] Oña, L. (2014). Implementación de un sistema de mejoramiento de la calidad de señal auditiva para personas expuestas a sistemas ruidosos utilizando una tarjeta FPGA. Universidad de las Fuerzas Armadas "ESPE".
- [3] García, D. (2015). Cancelación activa de ruido utilizando el kit TMS320C5515 EZDSP. Escuela Técnica Superior de Ingeniería y Sistemas de Telecomunicación.
- [4] EcuRed. (s. f.). Microcontrolador - EcuRed. <https://www.ecured.cu/Microcontrolador>
- [5] What is an FPGA? Programming and FPGA Basics - INTEL® FPGAS. (s. f.). Intel. <https://www.intel.la/content/www/xl/es/products/programmable/fpga/new-to-fpgas/resource-center/overview.html>
- [6] P. (2019, 18 Junio). FPGA (Field Programmable Gate Array). MCI Capacitación. <https://cursos.mcielectronics.cl/2019/06/18/fpga-field-programmable-gate-array/>
- [7] Orbe, A., & Perfil, V. T. M. (s. f.). Procesamiento secuencial y paralelo. Tareas, ordenadores y cerebro. s/n. <http://sinapsis-aom.blogspot.com/2011/01/procesamiento-secuencial-y-paralelo.html#:~:text=Se%20produce%20un%20procesamiento%20secuencial,de%20entender%20y%20de%20implementar.>
- [8] Floyd, F. (2016). Fundamentos De Sistemas Digitales (11.a ed.). Pearson Education.
- [9] World Health Organization. (2015, 12 agosto). OMS | 1100 millones de personas corren el riesgo de sufrir pérdida de audición. OMS. <https://www.who.int/mediacentre/news/releases/2015/ear-care/es/#:~:text=La%20OMS%20recomienda%20que%20el,de%208%20horas%20al%20d%C3%ADa.>
- [10] La historia de los audífonos: qué tan lejos ha llegado la industria del audio. (s. f.). Sony MX. <https://www.sony.com.mx/electronics/historia-de-los-audifonos-audio-high-resolution-de-sony>
- [11] Seguros, E. E. (2020, 3 agosto). Mejores auriculares para el aislamiento y cancelación del ruido. Sector Asegurador. <https://www.sectorasegurador.es/mejores-auriculares-aislamiento-cancelacion-ruido/>
- [12] QUE ES EL RUIDO. (s. f.). Facultad de Ciencias Exactas, Ingeniería y Agrimensura (FCEIA). Recuperado 8 de marzo de 2021, de <https://www.fceia.unr.edu.ar/acustica/comite/queesrui.htm>
- [13] EcuRed. (s. f.-a). Hardware libre - EcuRed. https://www.ecured.cu/Hardware_libre
- [14] Cortes, J., Cano, H. and Chaves, J., 2008. FUNDAMENTOS Y APLICACIÓN DEL MUESTREO EN SEÑALES UBICADAS EN LAS BANDAS ALTAS DEL ESPECTRO. Pereira, p.38. Disponible en: <<https://dialnet.unirioja.es/descarga/articulo/742487.pdf>> [Recuperado 30 Julio 2021].
- [15] Welcome to apio's documentation! — apio 0.4.0 documentation. (n.d.). Apiodoc. Retrieved August 2, 2021, from <https://apiodoc.readthedocs.io/en/stable/>

- [16] ¿Qué es Atom? · GitBook. (n.d.). Github. Retrieved August 2, 2021, from <https://ull-esit-dsi-1617.github.io/estudiar-las-rutas-en-expressjs-alberto-diego/Diego/Atom/queesatom.html>
- [17] Blank, L., & Mex., H. G. M. C. (2021). Ingenieria Economica (Spanish Edition). McGraw-Hill Education.

Fecha de Envío del Artículo: 2/07/2021

Fecha de Aceptación de artículo: 13/07/2021